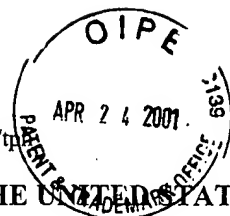


Docket No. 201163US2S/t



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Junichi ASADA

SERIAL NO: 09/740,902

FILED: December 21, 2000

FOR: SEMICONDUCTOR DEVICE

RECEIVED
APR 26 2001 2811
GAU
TC 2800 EXAMINER ROOM

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App L¹], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	11-366673	December 24, 1999

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

BEST AVAILABLE COPY



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Joseph A. Scafetta Jr.

Marvin J. Spivak
Registration No. 24,913

Joseph A. Scafetta, Jr.
Registration No. 26,803



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年12月24日

出 願 番 号

Application Number:

平成11年特許願第366673号

出 願 人

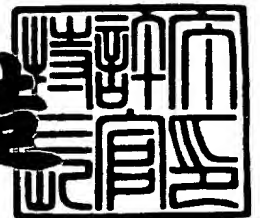
Applicant (s):

株式会社東芝

2001年 1月19日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3112653

【書類名】 特許願

【整理番号】 46A9994591

【提出日】 平成11年12月24日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/02

【発明の名称】 半導体装置

【請求項の数】 9

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝
 マイクロエレクトロニクスセンター内

 【氏名】 浅田 順一

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

 【電話番号】 03-3457-2520

【代理人】

 【識別番号】 100097629

 【弁理士】

 【氏名又は名称】 竹村 壽

 【電話番号】 03-3843-4628

【手数料の表示】

 【予納台帳番号】 004961

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体素子と、

前記半導体素子の複数の接続電極に接続された複数のリードと、

前記半導体素子に接続されていない少なくとも 1 本のダミーリードと、

前記半導体素子を収容する開口部を有し一面に先端が前記半導体素子の接続電極に接続された前記リードと前記ダミーリードとを支持する絶縁フィルムと、

前記絶縁フィルムの前記開口部において前記リード先端と前記接続電極との接続部分及び前記ダミーリード先端を被覆してなる樹脂封止体とを備えていることを特徴とする半導体装置。

【請求項 2】 前記樹脂封止体に被覆された前記ダミーリード先端は、前記開口部の周端部と前記開口部内部に配置された前記半導体素子の周端部との間に形成配置されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記ダミーリード先端は、前記半導体素子の上に延在させることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記ダミーリードは、前記絶縁フィルムの周端部より内側に配置されていることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の半導体装置。

【請求項 5】 前記ダミーリードは、前記リード配列の最小ピッチの少なくとも 2 倍以上のリードピッチの部分に配置させることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の半導体装置。

【請求項 6】 前記ダミーリードは、少なくとも 2 本有し、隣接する 2 本のダミーリードの先端部分は接合されていることを特徴とする請求項 1 乃至 5 のいずれかに記載の半導体装置。

【請求項 7】 前記ダミーリードは、前記半導体素子の向かい合う 2 つの辺に形成され、これら向かい合うダミーリードの先端部分は、互いに接続されていることを特徴とする請求項 1 及び請求項 3 乃至請求項 5 のいずれかに記載の半導体装置。

【請求項 8】 前記半導体素子には内部回路と電氣的に接続されていないダミーの接続電極を有し、前記ダミーリードの先端は、このダミーの接続電極に接続されていることを特徴とする請求項 1 及び請求項 3 乃至請求項 5 のいずれかに記載の半導体装置。

【請求項 9】 前記ダミーの接続電極は、電源線又は接地線に電氣的に接続されていることを特徴とする請求項 8 に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体基板の薄型化に対応したテープや絶縁基板などの絶縁フィルムからなるインターポーザをリードの支持体として用いる半導体装置に関するものである。

【0002】

【従来の技術】

半導体装置は、高密度実装化を目的として半導体素子の薄型化が進んでおり、また、これを積層して用いることが多くなっている。従来用いられている薄型パッケージでは、T S O P (Thin Small Outline Package)、T C P (Tape Carrier Package)、B A G (Ball Grid Array) などが知られている。

図 6 は、従来構造の半導体装置の断面図である。半導体素子（チップ）には 250～625 μ m 厚のシリコンチップを用いる。チップ 101 を支持し、リード 103 が保持されているインターポーザとしては、75 μ m 厚のポリイミドフィルム 102 を用いる。ポリイミドフィルム 102 は、開口部を 106 を有している。銅箔などからなるリード 103 は、一端が開口部 106 に突出し、チップ 101 の表面に形成された接続電極（パッド）104 に直接接続され、他端がポリイミドフィルム 102 から突出している。このポリイミドフィルムから突出している部分は、アウターリードであり、外部接続端子として外部回路に電氣的に接続する。それ以外の部分は、インナーリードである。リードと半導体素子との接続方法としてはパッド上にバンプを形成し多数のリードを一度にバンプに接続する T A B テープを用いる方法もある。またポリイミドフィルム 102 の開口部 1

06において、パッド104とリード103との接続部分を含むチップ101上にエポキシ樹脂などの液状樹脂を滴下して樹脂封止体105を形成する。

【0003】

【発明が解決しようとする課題】

インターポーザを使用したパッケージは、インターポーザとチップの接合は、電気的な接続を行うリードによってなされる。インターポーザとチップとの間はリードによって支えられており、その後に行われる樹脂封止により機械的強度と耐湿性などの信頼性を高めていた。しかし、従来技術では、リードの間隔が疎であると、チップとリードとの接続を行ってから樹脂封止を行うと、樹脂封止体とインターポーザとの間で剥離が生じ、これが成長して樹脂にクラックが発生することがあった。クラックは、リード切断につながる虞れがあり、外観上も信頼性からも問題があった。さらにリード間隔が疎であると、リードの接続を行った後樹脂封止を行うまでの間でリードのよれが発生する。とくに、チップサイズに対してピン数の少ない場合にリード分布は疎になり易かった。

【0004】

さらに、チップ厚が50 μ m程度の薄さになるとインターポーザに用いるポリイミドフィルムの厚さより薄くなる。このような条件では、ポッティングにより樹脂を滴下して樹脂封止体を形成するには必要以上に樹脂が付着し、厚い半導体装置が形成され、半導体装置の薄型化に反することにもなる。そのため、現在ではポリイミドフィルムとチップに裏面シートを張り付け、その上のチップとリードの接続部分を印刷により樹脂を塗布し樹脂封止体を形成することも行われている。この方法でも、クラックやリードのよれなどリード切断につながる現象が解消せず、問題として残っている。

本発明は、このような事情によりなされたものであり、インターポーザから導出されるリードをチップのパッドに接続する構造において、チップが樹脂封止体に機械的強度が高い状態で密着している半導体装置を提供する。

【0005】

【課題を解決するための手段】

本発明は、インターポーザから導出されるリードをチップのパッドに接続する

構造を有し、リードが疎に配置されている半導体装置において、インターポーザから導出されるリードを増やして、つまり、電氣的接続とは無関係のダミーリードを増やしてチップが樹脂封止体に機械的強度が高い状態で密着するようにしたことを特徴としている。リードと共にインターポーザに取り付けたダミーリードが樹脂封止体とチップとの接合強度を向上させる。

すなわち、本発明の半導体装置は、半導体素子と、前記半導体素子の複数の接続電極に接続された複数のリードと、前記半導体素子に電氣的に接続されていない少なくとも1本のダミーリードと、前記半導体素子を収容する開口部を有し、一面に先端が前記半導体素子の接続電極に接続された前記リードと前記ダミーリードとを支持する絶縁フィルムと、前記絶縁フィルムの前記開口部において前記リード先端と前記接続電極との接続部分及び前記ダミーリード先端を被覆してなる樹脂封止体とを備えていることを特徴としている。

【0006】

前記樹脂封止体に被覆された前記ダミーリード先端は、前記開口部の周端部と前記開口部内部に配置された前記半導体素子の周端部との間に形成配置されているようにしても良い。前記ダミーリード先端は、前記半導体素子の上に延在させるようにしても良い。前記ダミーリードは、前記絶縁フィルムの周端部より内側に配置されているようにしても良い。前記ダミーリードは、前記リード配列の最小ピッチの少なくとも2倍以上のリードピッチの部分に配置させるようにしても良い。前記ダミーリードは、少なくとも2本有し、隣接する2本のダミーリードの先端部分は接合されているようにしても良い。前記ダミーリードは、前記半導体素子の向かい合う2つの辺に形成され、これら向かい合うダミーリードの先端部分は、互いに接続されているようにしても良い。前記半導体素子には内部回路と電氣的に接続されていないダミーの接続電極を有し、前記ダミーリードの先端は、このダミーの接続電極に接続されているようにしても良い。前記ダミーの接続電極は、電源線又は接地線に電氣的に接続されているようにしても良い。

【0007】

【発明の実施の形態】

以下、図面を参照して発明の実施の形態を説明する。

まず、図 1 を参照して第 1 の実施例を説明する。

図 1 は、半導体装置の平面図及び平面図の A - A' 線に沿う部分の断面図である。半導体素子（チップ）には 150 ～ 625 μm 厚のシリコンチップを用いる。チップ 11 を支持し、リード 13 を保持するインターポーザとしては 75 μm 厚のポリイミドフィルム 12 を用いる。ポリイミドフィルム 12 は、デバイスホールといわれる開口部 16 を有している銅箔などからなるリード 13 は、一端が開口部 16 に突出し、チップ 11 の表面に形成された接続電極（パッド）14 に直接シングルポイント ILB (Inner Lead Bonding) 法により接続され、他端がポリイミドフィルム 12 から突出している。このポリイミドフィルムから突出している部分は、アウターリードであり、外部接続端子として外部回路に電氣的に接続する（それ以外の部分は、インナーリードである）。リードと半導体素子との接続方法としては、パッド上にバンプを形成し、多数のリードを一度にバンプに接続する TAB テープを用いる接続方法もある。

【0008】

チップ 11 には複数のパッド 14 が形成されている。しかし、パッド 14 は、密に配置されておらず、疎に配置されている。この実施例では、リード 13 が配置されている領域は、例えば、チップ 11 の四隅にあり、各辺の中央部分は、リード及びパッドが形成されていない。このような部分は、チップ 11 と樹脂封止体 15 との接合力を向上させるリードがないので、この部分に樹脂封止体のクラックが発生し易い。そのためこの実施例では、各辺の中央部分にダミーパッド 14' を形成し、これにポリイミドフィルム 12 に支持されたダミーリード 13' を形成する。ダミーリード 13' は、電氣的な接続に関係しないので、アウターリードを必要としない。したがって、ダミーリード 13' は、ポリイミドフィルム 12 から外へ導出していない。

リードの無い部分にダミーリードが配置されているので、チップが樹脂封止体に機械的強度が高い状態で密着するようなる。すなわち、リードと共にインターポーザに取り付けダミーリードが樹脂封止体とチップとの接合強度を向上させることが可能になる。

【0009】

また、前記樹脂封止体 1 5 は、次のような方法で形成される。ポリイミドフィルム 1 2 の開口部 1 6 において、パッド 1 4 及びダミーパッド 1 4' とリード 1 3 及びダミーリード 1 3' との接続部分を含むチップ 1 1 上にエポキシ樹脂などの液状樹脂を滴下して樹脂封止体 1 5 が形成される。

また、ダミーリードは、リードとリードの間が広い部分に配置される。すなわち、リード配列の最小ピッチの 2 倍以上の広い部分にすくなくとも 1 本配置させることが可能である。

【 0 0 1 0 】

次に、図 2 を参照して第 2 の実施例を説明する。

図 2 は、半導体装置の平面図及びこの平面図の A - A' 線に沿う部分の断面図である。半導体素子（チップ）には 1 5 0 ~ 6 2 5 μ m 厚のシリコンチップを用いる。チップ 2 1 を支持し、リード 2 3 を保持するインターポーザとしては 7 5 μ m 厚のポリイミドフィルム 2 2 を用いる。ポリイミドフィルム 2 2 は、デバイスホールといわれるチップ 2 1 が配置された開口部 2 6 を有している。銅箔などからなるリード 2 3 の一端が開口部 2 6 に突出し、チップ 2 1 の表面に形成されたパッド 2 4 に直接シングルポイント I L B 法により接続され、他端がポリイミドフィルム 2 2 から突出している。このポリイミドフィルムから突出している部分はアウターリードであり、外部接続端子として外部回路に電氣的に接続する。リードと半導体素子との接続方法としては、パッド上にバンプを形成し、多数のリードを一度にバンプに接続する T A B テープを用いる接続方法もある。

【 0 0 1 1 】

チップ 2 1 には複数のパッド 2 4 が形成されている。しかし、パッド 2 4 は、密に配置されておらず、疎に配置されている。この実施例では、リード 2 3 が配置されている領域は、例えば、チップ 2 1 の四隅にあり、各辺の中央部分は、リード及びパッドが形成されていない。このような部分は、チップ 2 1 と樹脂封止体 2 5 との接合力を向上させるリードがないので、この部分に樹脂封止体のクラックが生じ易い。そのためこの実施例では、各辺の中央部分に対向した開口部 2 6 の周辺部にダミーリード 2 3' を形成配置する。ダミーリード 2 3' は、ポリイミドフィルム 2 2 から外へ導出されていない。そしてダミーリード 2 3' のチ

チップ 2 1 に対向する一端は、開口部 2 6 とチップ 2 1 の間に配置されている。

リードの無い部分にダミーリードが配置されているので、チップが樹脂封止体に機械的強度が高い状態で密着するようなる。すなわち、リードと共にインターポーザに取り付けダミーリードが樹脂封止体とチップとの接合強度を向上させることが可能になる。

【 0 0 1 2 】

また、前記樹脂封止体 2 5 は、第 1 の実施例と同じように形成される。ポリイミドフィルム 2 2 の開口部 2 6 において、パッド 2 4 とリード 2 3 及びダミーリード 2 3' との接続部分を含むチップ 2 1 上及びポリイミドフィルム 2 2 上にエポキシ樹脂などの液状樹脂を滴下して樹脂封止体 2 5 が形成される。ダミーリードは、リード配列の最小ピッチの 2 倍以上の広い部分にすくなくとも 1 本配置される。

【 0 0 1 3 】

次に、図 3 を参照して第 3 の実施例を説明する。

図 3 は、半導体装置の平面図及びこの平面図の A - A' 線に沿う部分の断面図である。半導体素子（チップ）には 1 5 0 ~ 6 2 5 μ m 厚のシリコンチップを用いる。チップ 3 1 を支持し、リード 3 3 を保持するインターポーザとしては 7 5 μ m 厚のポリイミドフィルム 3 2 を用いる。ポリイミドフィルム 3 2 は、チップ 2 1 が配置された開口部（デバイスホール） 3 6 を有している。銅箔などからなるリード 3 3 の一端が開口部 3 6 に突出し、チップ 3 1 の表面に形成されたパッド 3 4 に直接シングルポイント I L B 法により接続され、他端がポリイミドフィルム 3 2 から突出している。このポリイミドフィルムから突出している部分はアウターリードであり、外部接続端子として外部回路に電氣的に接続する。リードと半導体素子との接続方法としては、パッド上にバンプを形成し、多数のリードを一度にバンプに接続する T A B テープを用いる接続方法もある。

【 0 0 1 4 】

チップ 3 1 には複数のパッド 4 4 が形成されている。しかし、パッド 3 4 は、密に配置されておらず、疎に配置されている。この実施例では、リード 3 3 が配置されている領域は、例えば、チップ 3 1 の四隅にあり、各辺の中央部分は、リ

ード及びパッドが形成されていない。このような部分は、チップ 3 1 と樹脂封止体 3 5 との接合力を向上させるリードがないので、この部分に樹脂封止体のクラックが発生し易い。そのため、例えば、各辺の中央部分に対向した開口部 3 6 の周辺部にダミーリードを形成配置する。この実施例では、第 1 及び第 2 のダミーリード 3 3'、3 3'' を有している。ダミーリード 3 3' は、隣接する 2 本のダミーリードからなり、その先端部分が接合されている。ダミーリード 3 3'' は、チップ 3 1 の向かい合う 2 つの辺に形成されたリードからなり、これら向かい合うリードの先端部分が互いに接続されている。ダミーリード 3 3'、3 3'' は、ポリイミドフィルム 3 2 から外へ導出されていない。

リードの無い部分にダミーリードが配置されているので、チップが樹脂封止体に機械的強度が高い状態で密着するようになる。すなわち、リードと共にインターポーザに取り付けダミーリードが樹脂封止体とチップとの接合強度を向上させることが可能になる。

【0015】

また、前記樹脂封止体 3 5 は、第 1 の実施例と同じように形成される。ポリイミドフィルム 3 2 の開口部 3 6 において、パッド 3 4 とリード 3 3 及びダミーリード 3 3'、3 3'' との接続部分を含むチップ 3 1 上及びポリイミドフィルム 3 2 上にエポキシ樹脂などの液状樹脂を滴下して樹脂封止体 3 5 が形成される。ダミーリードは、リード配列の最小ピッチの 2 倍以上の広い部分にすくなくとも 1 本配置される。

【0016】

次に、図 4 及び図 5 を参照して第 4 の実施例を説明する。

図 4 は、半導体装置の平面図及びこの平面図の A-A' 線に沿う部分の断面図、図 5 は、半導体装置の樹脂封止を説明するチップを搭載したインターポーザの断面図である。半導体素子（チップ）には、例えば、先ダイシングなどにより形成された 50 μ m 厚程度のシリコンチップを用いる。チップ 4 1 を支持し、リード 4 3 を保持するインターポーザとしては 75 μ m 厚のポリイミドフィルム 4 2 を用いる。ポリイミドフィルム 4 2 は、デバイスホールといわれるチップ 4 1 が配置される開口部 4 6 を有している。銅箔などからなるリード 4 3 の一端が開口

部 4 6 に突出し、チップ 4 1 の表面に形成されたパッド 4 4 に直接シングルポイント I L B 法により接続され、他端がポリイミドフィルム 4 2 から突出している。このポリイミドフィルムから突出している部分はアウターリードであり、外部接続端子として外部回路に電氣的に接続する。リードと半導体素子との接続方法としては、パッド上にバンプを形成し、多数のリードを一度にバンプに接続する T A B テープを用いる接続方法もある。

【 0 0 1 7 】

チップ 4 1 には複数のパッド 4 4 が形成されている。しかし、パッド 4 4 は、密に配置されておらず、疎に配置されている。この実施例では、リード 4 3 が配置されている領域は、例えば、チップ 4 1 の四隅にあり、各辺の中央部分は、リード及びパッドが形成されていない。このような部分は、チップ 4 1 と樹脂封止体 4 5 との接合力を向上させるリードがないので、この部分に樹脂封止体のクラックが生じ易い。そのためこの実施例では、各辺の中央部分に対向した開口部 4 6 の周辺部にダミーリード 4 3' を形成配置する。ダミーリード 4 3' は、ポリイミドフィルム 4 2 から外へ導出されていない。そしてダミーリード 4 3' のチップ 4 1 に対向する一端は、開口部 4 6 とチップ 4 1 の間に配置されている。

リードの無い部分にダミーリードが配置されているので、チップが樹脂封止体に機械的強度が高い状態で密着するようになる。すなわち、リードと共にインターポーザに取り付けダミーリードが樹脂封止体とチップとの接合強度を向上させることが可能になる。

【 0 0 1 8 】

また、前記樹脂封止体 4 5 は、第 1 乃至第 3 の実施例とは異なる方法により形成される。まず、図 5 に示すように、チップ 4 1 及びポリイミドフィルム 4 2 の裏面に裏面シート 4 7 を張り付ける。次に、チップ 4 1 とポリイミドフィルム 4 2 の表面にマスク（図示しない）を施し、樹脂を塗布する。この方法により、ポリイミドフィルム 4 2 の開口部 4 6 において、パッド 4 4 とリード 4 3 及びダミーリード 4 3' との接続部分を含むチップ 4 1 上及びポリイミドフィルム 4 2 上に樹脂封止体 4 5 が形成される。樹脂封止体 4 5 を形成した後は、裏面シート 4 7 は、除去される。ダミーリードは、リード配列の最小ピッチの 2 倍以上の広い

部分にすくなくとも 1 本配置される。

以上、各実施例で説明したものは、1 つのチップと 1 つのインターポーザからなる半導体装置であるが、この様な構造の半導体装置を複数個積層し、これを実装基板に搭載させてなる半導体装置にも本発明は適用される。複数個を一体化する方法は、アウターリードを 1 つにまとめて実装基板に接合するか、積層したインターポーザの端部に外部端子を取り付け、これを実装基板に接合する方法を採用する。

【 0 0 1 9 】

【発明の効果】

本発明は、以上の構成により、インターポーザから導出されるリードをチップのパッドに接続し、接続部を樹脂封止する構造において、リード及び前記接続部と樹脂封止体との間にダミーリードを介在させるのでチップを樹脂封止体に機械的強度の高い状態で密着させることができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施例の半導体装置の平面図及び断面図。

【図 2】

本発明の第 2 の実施例の半導体装置の平面図及び断面図。

【図 3】

本発明の第 3 の実施例の半導体装置の平面図及び断面図。

【図 4】

本発明の第 4 の実施例の半導体装置の平面図及び断面図。

【図 5】

本発明の第 4 の実施例の半導体装置の製造工程を説明する断面図。

【図 6】

従来の半導体装置の平面図及び断面図。

【符号の説明】

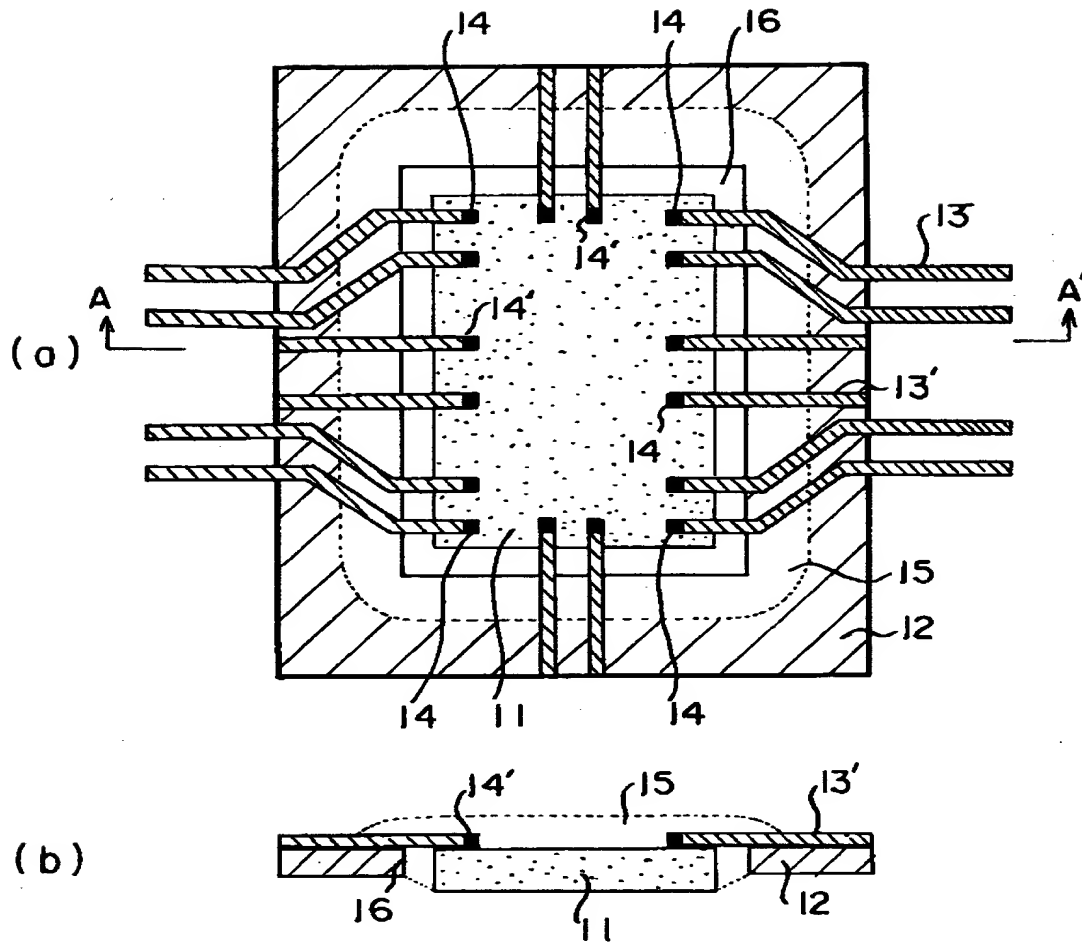
1 1、2 1、3 1、4 1、1 0 1・・・半導体素子（チップ）、
1 2、2 2、3 2、4 2、1 0 2・・・ポリイミドフィルム、

1 3、2 3、3 3、4 3、1 0 3 . . . リード、
1 3'、2 3'、3 3'、3 3"、4 3' . . . ダミーリード、
1 4、2 4、3 4、4 4、1 0 4 . . . 接続電極（パッド）、
1 4' . . . ダミーパッド、
1 5、2 5、3 5、4 5、1 0 5 . . . 樹脂封止体、
1 6、2 6、3 6、4 6、1 0 6 . . . 開口部、
4 7 . . . 裏面シート。

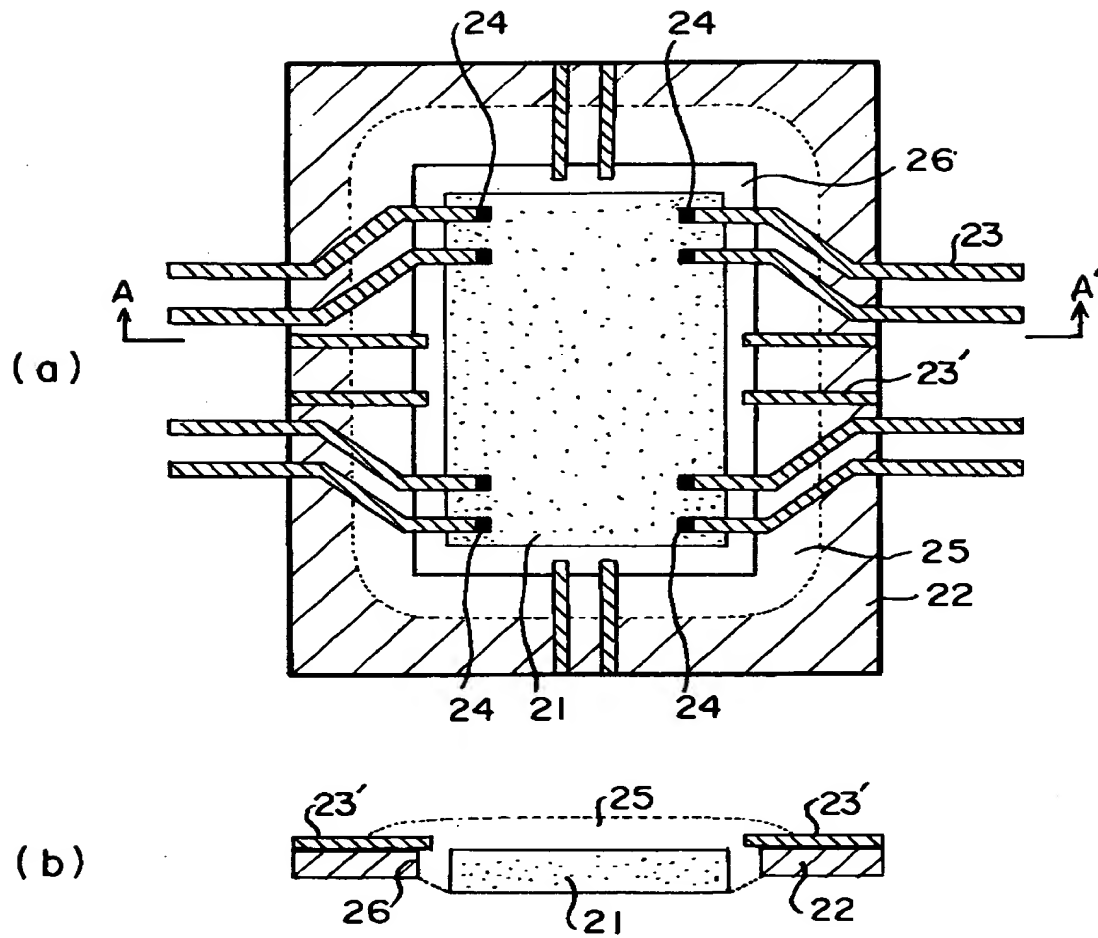
【書類名】

図面

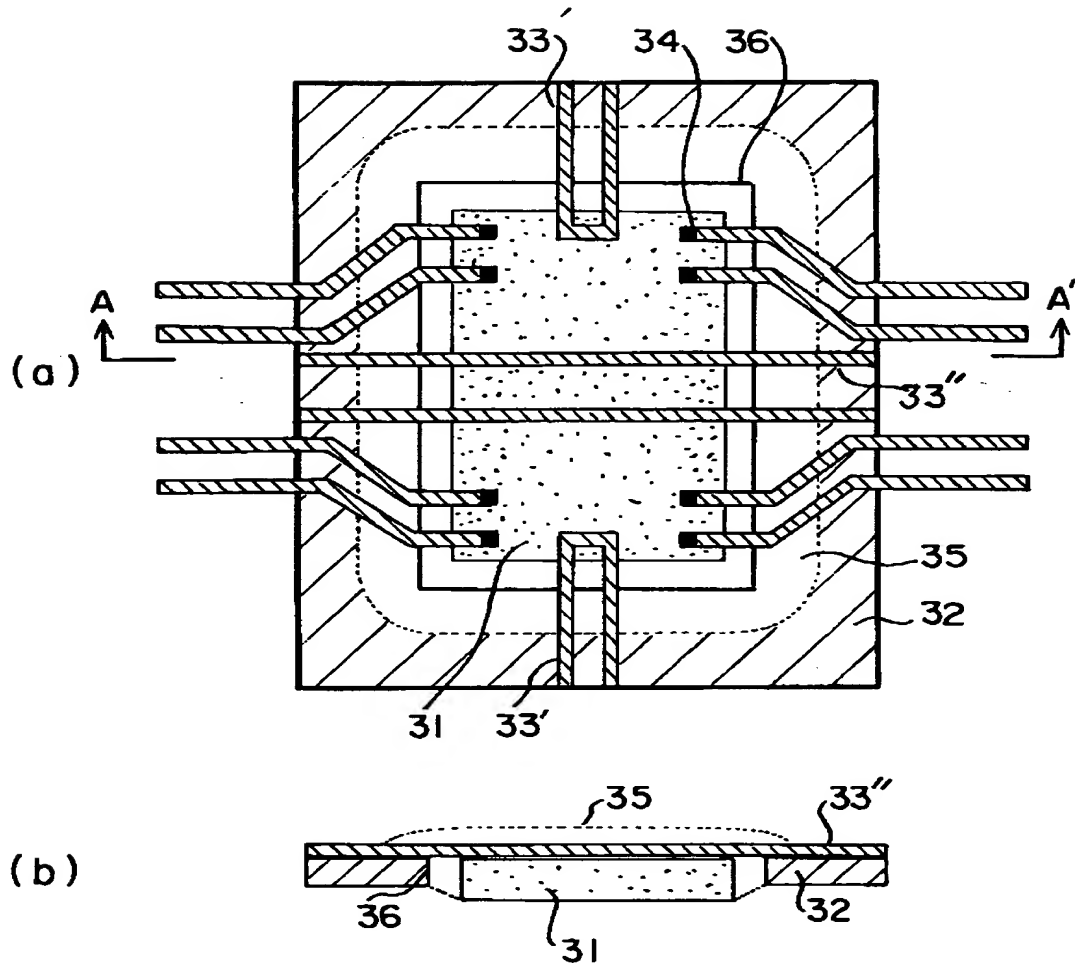
【図 1】



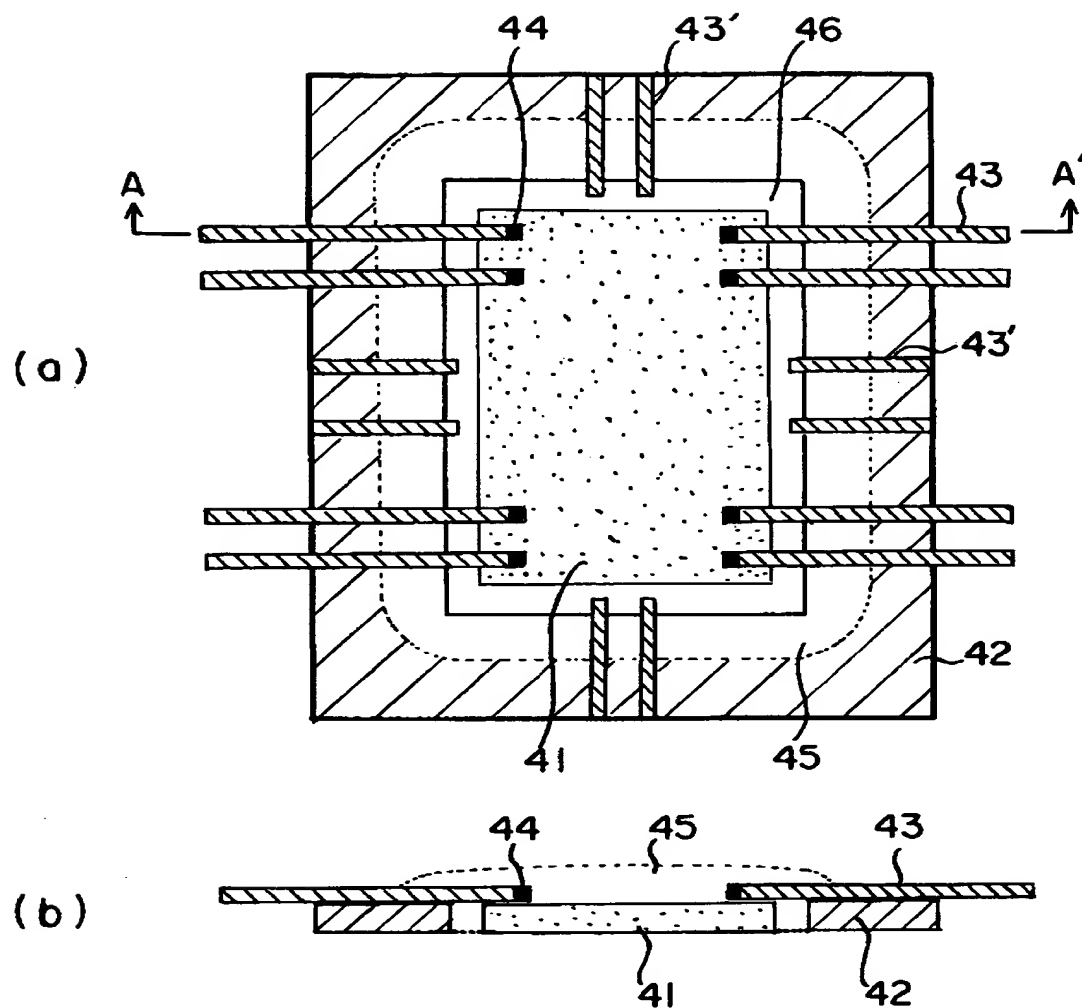
【図 2】



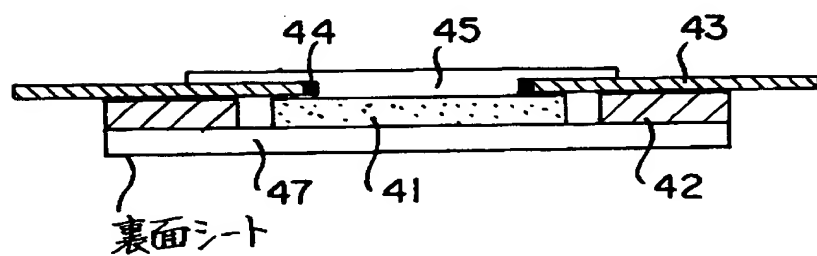
【図 3】



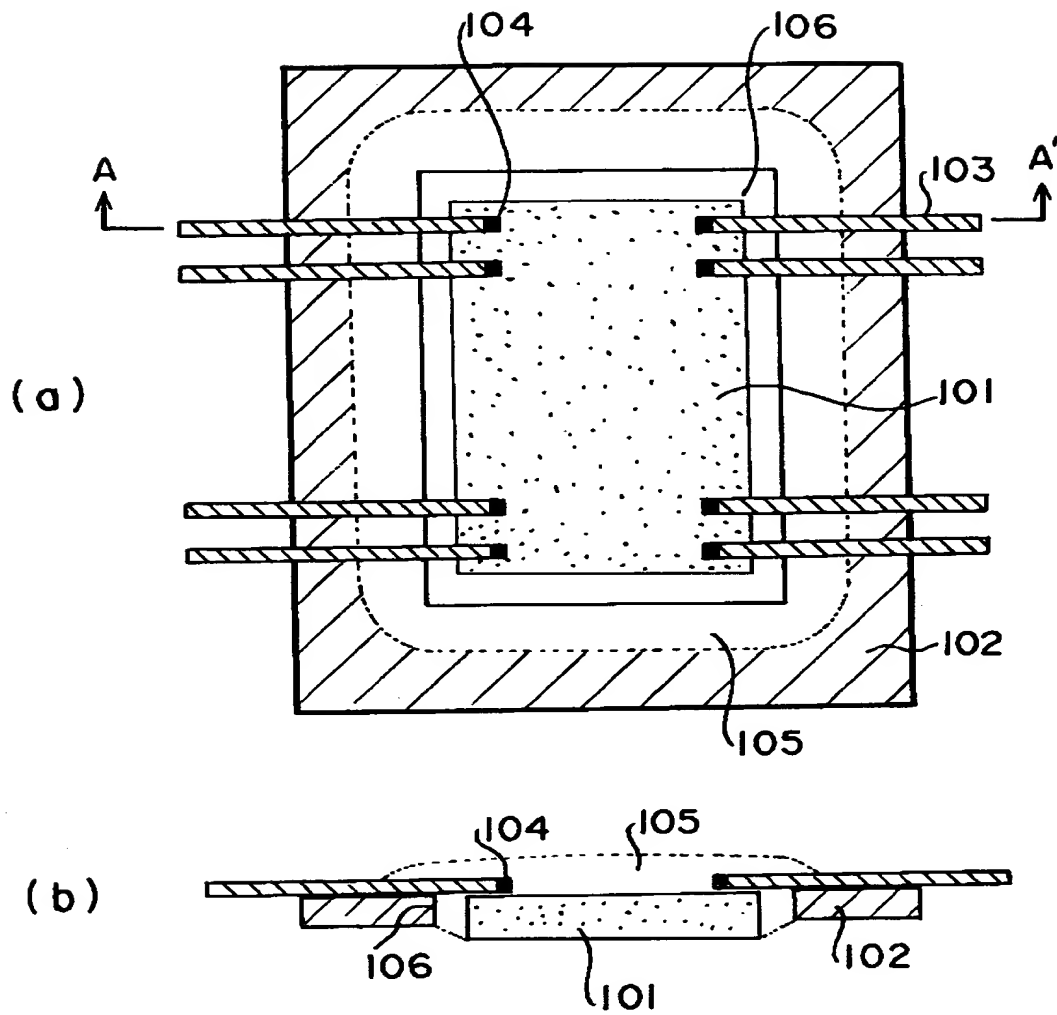
【図 4】



【図 5】



【図 6】



【書類名】

要約書

【要約】

【課題】 インターポーザから導出されるリードをチップのパッドに接続する構造において、チップが樹脂封止体に機械的強度が高い状態で密着している半導体装置を提供する。

【解決手段】 半導体装置は、インターポーザ（ここではポリイミドフィルム 1 2）から導出されるリード 1 3 をチップ 1 1 のパッド 1 4 に接続する構造を有し、リード 1 3 が疎に配置されている。インターポーザから導出されるリードを増やして、つまり、電氣的接続とは無関係のダミーリード 1 3' を増やしてチップ 1 1 が樹脂封止体 1 5 に機械的強度が高い状態で密着するように構成する。リードと共にインターポーザに取り付けたダミーリードが樹脂封止体とチップとの接合強度を向上させる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	神奈川県川崎市幸区堀川町72番地
氏 名	株式会社東芝